



Министерство образования Иркутской области  
*ГБПОУИО «Иркутский авиационный техникум»*

Утверждаю

Зам. директора

 Коробкова Е.А.

«31» августа 2025 г.

**КАЛЕНДАРНО-ТЕМАТИЧЕСКИЙ ПЛАН**  
на 2025 - 2026 учебный год

Специальности	<b>09.02.01 Компьютерные системы и комплексы</b>	
Наименование	МДК.01.01 Основы проектирования цифровой техники	
Курс и группа	2 курс КС-24-2	
Семестр	3	
Преподаватель (ФИО)	Дамаскина Надежда Владимировна	
Работа обучающихся во взаимодействии с преподавателем	100	час
В том числе:		
теоретические занятия	54	час
лабораторные работы	0	час
практические занятия	44	час
курсовое проектирование	0	час
консультации	0	час
Самостоятельная работа	2	час

Проверил \_\_\_\_\_ Филиппова Т.Ф. 31.08.2025

№	Вид занятия	Наименование разделов, тем, СРС	Кол-во	Домашнее задание
<b>Раздел 1. Основы цифровой схемотехники</b>				
<b>Тема 1.1. Арифметические и логические основы цифровой техники</b>				
1-2	теория	Системы счисления в цифровой и микропроцессорной технике. Форма представления чисел в разных системах счисления.	<b>2</b>	
3-4	теория	Правила перевода в системах счисления. Кодирование в прямом обратном и дополнительном кодах.	<b>2</b>	
5-6	теория	Перевод чисел из одной системы счисления в другую. Кодирование в прямой обратный и дополнительный код.	<b>2</b>	
7-8	теория	Арифметические операции в системах счисления. Двоично - десятичная арифметика.	<b>2</b>	
9-10	теория	Выполнение операций арифметических операций в системах счисления (сложение и вычитание).	<b>2</b>	
11	теория	Арифметические операции в системах счисления (умножение и деление).	<b>1</b>	
12	теория	Арифметические операции в системах счисления (умножение и деление).	<b>1</b>	
<b>Тема 1.2. Логические основы цифровой техники</b>				
13-14	теория	Элементарные логические функции. Основные логические функции: инверсия (НЕ/NOT), конъюнкция (И/AND), дизъюнкция (ИЛИ/OR) их свойства и законы.	<b>2</b>	
15-16	теория	Логические функции и элементы: исключающее ИЛИ (XOR), стрелка Пирса (ИЛИ-НЕ/NOR), штрих Шеффера (И-НЕ/NAND) их основные свойства и законы.	<b>2</b>	
17-18	теория	Основные законы алгебры логики. Формула де Моргана. Метод непосредственных преобразований.	<b>2</b>	
19-20	практическое занятие	Составление таблиц истинности для разных функций и схем.	<b>2</b>	
21-22	теория	Аналитическое представление булевых функций. Совершенная конъюнктивная нормальная форма (СКНФ). Совершенная дизъюнктивная нормальная форма (СДНФ).	<b>2</b>	
23-24	теория	Аналитическое представление булевых функций. Методы минимизации с применением карт Карно.	<b>2</b>	
25-26	Самостоятельная работа	Аналитическое представление булевых функций методом карт Вейча, методом Квайна-Мак-Класки.	<b>2</b>	
27-28	практическое занятие	Аналитическое представление булевых функций. Методы минимизации с применением карт Карно, СКНФ, СДНФ.	<b>2</b>	
29	практическое занятие	Минимизация заданной логической функции и построение схемы.	<b>1</b>	
30	практическое занятие	Минимизация заданной логической функции и построение схемы.	<b>1</b>	

**Тема 1.3. Принципы построения цифровых узлов и схем**

31-32	теория	Основные характеристики цифровых микросхем. Понятие элементов, узлов и устройств компьютерной схемотехники.	<b>2</b>	
33-34	теория	Виды двоичных сигналов: потенциальные и импульсные. Классификация элементов. Характеристики и параметры логических элементов.	<b>2</b>	
35-36	практическое занятие	Расчет электрических параметров по заданной схеме цифрового устройства.	<b>2</b>	
37-38	практическое занятие	Расчет мультивибратора (генератора).	<b>2</b>	
39-40	теория	Комбинационные схемы. Этапы проектирования комбинационных схем. Среды разработки.	<b>2</b>	
41-42	практическое занятие	Среда проектирования цифровых устройств Logisim.	<b>2</b>	
43-44	теория	Преобразователи кодов, шифраторы и дешифраторы. Применение в цифровых и микропроцессорных системах.	<b>2</b>	
45-46	практическое занятие	Проектирование многовыходных (многовыходных) комбинационных схем в среде Logisim.	<b>2</b>	
47-48	практическое занятие	Среда проектирования цифровых устройств Multisim.	<b>2</b>	
49-50	практическое занятие	Проектирование шифраторов, дешифраторов и мажоритарных схем в среде Logisim.	<b>2</b>	
51-52	практическое занятие	Проектирование шифраторов, дешифраторов и мажоритарных схем в среде Multisim	<b>2</b>	
53	практическое занятие	Проектирование комбинационной схемы по заданной формуле в среде проектирования цифровых устройств.	<b>1</b>	
54	практическое занятие	Проектирование комбинационной схемы по заданной формуле в среде проектирования цифровых устройств.	<b>1</b>	
55-56	теория	Мультиплексоры и демультимплексоры. Применение в цифровых и микропроцессорных устройствах.	<b>2</b>	
57-58	теория	Реализация логических функций на мультиплексорах. Мультиплексирование и демультимплексирование шин. Буферные элементы.	<b>2</b>	
59-60	теория	Узлы комбинационного типа: компараторы и схемы сравнения.	<b>2</b>	
61-62	практическое занятие	Проектирование мультиплексоров и демультимплексоров в среде моделирования цифровых устройств.	<b>2</b>	
63-64	практическое занятие	Проектирование компараторов и схем сравнения в среде моделирования цифровых устройств.	<b>2</b>	
65-66	теория	Индикация. Схемы управления индикацией. Динамическая индикация.	<b>2</b>	
67-68	практическое занятие	Проектирование контроллера динамической индикации в среде моделирования цифровых устройств.	<b>2</b>	

69-70	теория	Узлы комбинационного типа: полусумматор, полный сумматор, многоразрядные сумматоры. Каскадирование сумматоров.	2	
71-72	теория	Узлы комбинационного типа. Двоично - десятичные сумматоры. Умножители. Построение арифметико-логического устройства.	2	
73-74	практическое занятие	Проектирование сумматора и вычитателя операционного блока арифметико - логического устройства.	2	
75-76	практическое занятие	Проектирование блока двоично - десятичной арифметики арифметико - логического устройства.	2	
77	практическое занятие	Проектирование логического блока арифметико - логического устройства.	1	
78	практическое занятие	Проектирование логического блока арифметико - логического устройства.	1	
<b>Тема 1.4. Последовательностные схемы</b>				
79-80	теория	Последовательные схемы: триггеры. Триггеры. Определение и назначение триггерных схем. Асинхронный RS триггер.	2	
81-82	теория	Синхронные триггеры со статическим управлением записью: RS-триггер, D-триггер, DV- триггер. Синхронные двухступенчатые триггеры. Общая структура двухступенчатого триггера.	2	
83-84	теория	Синхронные триггеры. JK- триггер. Динамические параметры синхронных триггеров с динамическим управлением записью.	2	
85-86	практическое занятие	Проектирование асинхронного RS триггера на логических элементах.	2	
87-88	практическое занятие	Проектирование синхронного D триггера на логических элементах. Проектирование синхронного D триггера на базе синхронного RS триггера.	2	
89-90	практическое занятие	Проектирование синхронного JK триггера на логических элементах. Проектирование синхронного JK триггера в качестве делителя частоты на 2 (T триггер).	2	
91-92	теория	Последовательные схемы: регистры. Классификация регистров и регистровых файлов. Варианты применения.	2	
93-94	теория	Последовательные схемы: регистры. Параллельные и последовательные регистры. Принципы построения и организации записи.	2	
95-96	практическое занятие	Проектирование параллельного регистра с управляемой загрузкой данных и управлением чтения из регистра.	2	
97-98	практическое занятие	Проектирование последовательного сдвигового регистра с различными вариантами загрузки и считывания данных.	2	
99	теория	Последовательные схемы: универсальные регистры. Регистровая память. Безадресная кэш память.	1	

100	теория	Последовательные схемы: универсальные регистры. Регистровая память. Безадресная кэш память.	1	
Всего:			100	

## ИСТОЧНИКИ

1. [основная] Кистрин А.В. Проектирование цифровых устройств : учебник для СПО / А.В. Кистрин, М.Б. Никифоров. - М. : Академия, 2017. - 288 с.
2. [основная] В учебном пособии рассматриваются принципы работы информационно-вычислительных систем, начиная с основных логических функций и элементов, логических схем, принципов их минимизации. Излагается информация о логических схемах функциональной направленности — дешифраторах и мультиплексорах — и принципах их каскадного соединения. Отдельно рассматриваются схемы памяти от схемы простейшего триггера к регистру, регистровой памяти, к схемам полупроводникового запоминающего устройства на БИС и СБИС. Кроме того, показаны счетные схемы: счетчики и сумматоры.
3. [дополнительная] Сперанский, Д. В. Моделирование, тестирование и диагностика цифровых устройств : учебное пособие / Д. В. Сперанский, Ю. А. Скобцов, В. Ю. Скобцов. — 4-е изд. — Москва : Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2022. — 529 с. — ISBN 978-5-4497-1644-6. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: <https://www.iprbookshop.ru/120480.html>. — Режим доступа: для авторизир. пользователей