

**Контрольно-оценочные средства для проведения текущего
контроля**
по ОП.13 Цифровая схемотехника
(2 курс, 4 семестр 2025-2026 уч. г.)

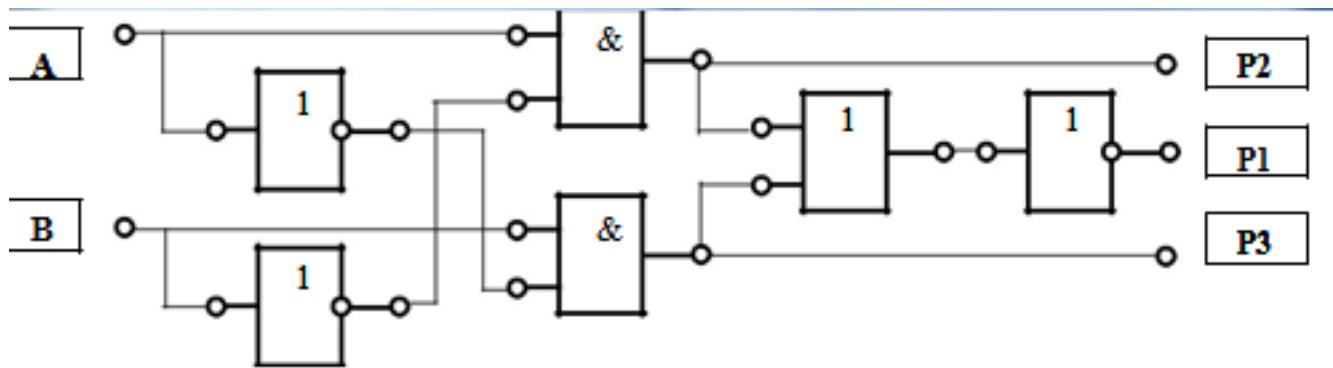
Текущий контроль №1 (30 минут)

Форма контроля: Практическая работа (Информационно-аналитический)

Описательная часть: Практическая работа

Задание №1 (10 минут)

Выполнить анализ схемы:



Описать из каких элементов состоит данное устройство и составить таблицу истинности.

Оценка	Показатели оценки
5	Выполнен анализ схемы, описано из каких элементов состоит данное устройство и составлена таблица истинности.
4	Выполнен анализ схемы и составлена таблица истинности.
3	Выполнен анализ схемы и описано из каких элементов состоит данное устройство.

Задание №2 (10 минут)

Выполните перевод числа 10010100101010 в восьмеричную, десятичную и шестнадцатеричную систему счисления.

Оценка	Показатели оценки
5	Выполнена вся работа, не допущено ошибок.
4	Выполнена вся работа, допущено не более 2-х ошибок.
3	Выполнена вся работа, допущено не более 4-х ошибок.

Задание №3 (10 минут)

1) Написать законы алгебры логики:

Переместительный.

Сочетательный.

Идемпотентности.

Распределительный.

Двойное отрицание.

Закон двойственности (Правило де Моргана).

2) Написать преобразования структурных формул применяется ряд тождеств:

Правила поглощения.

Правила склеивания.

3) Написать правила старшинства логических операций.

Отрицание – логическое действие первой ступени.

Конъюнкция – логическое действие второй ступени.

Дизъюнкция – логическое действие третьей ступени.

Оценка	Показатели оценки
5	Написаны все законы алгебры логики, преобразовательные структуры и аксиомы алгебры логики, правила старшинства логических операций.
4	Написаны законы алгебры логики и преобразовательные структуры.
3	Написаны законы алгебры логики.

Текущий контроль №2 (30 минут)

Форма контроля: Практическая работа (Информационно-аналитический)

Описательная часть: Практическая работа

Задание №1 (15 минут)

Минимализировать функций по заданию методом карт Карно-Вейча.

Исследовать работы схем в программе САПР. Например:

Таблица истинности для вышеприведённого примера

$$f(x_1, x_2, x_3) = x_1 \cdot x_2 \cdot x_3 + (x_1 + x_2) \cdot (x_1 + \bar{x}_3)$$

x_1	x_2	x_3	$f(x_1, x_2, x_3)$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

x_1	x_2	x_3	x_4	$F(x_1, x_2, x_3, x_4)$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0



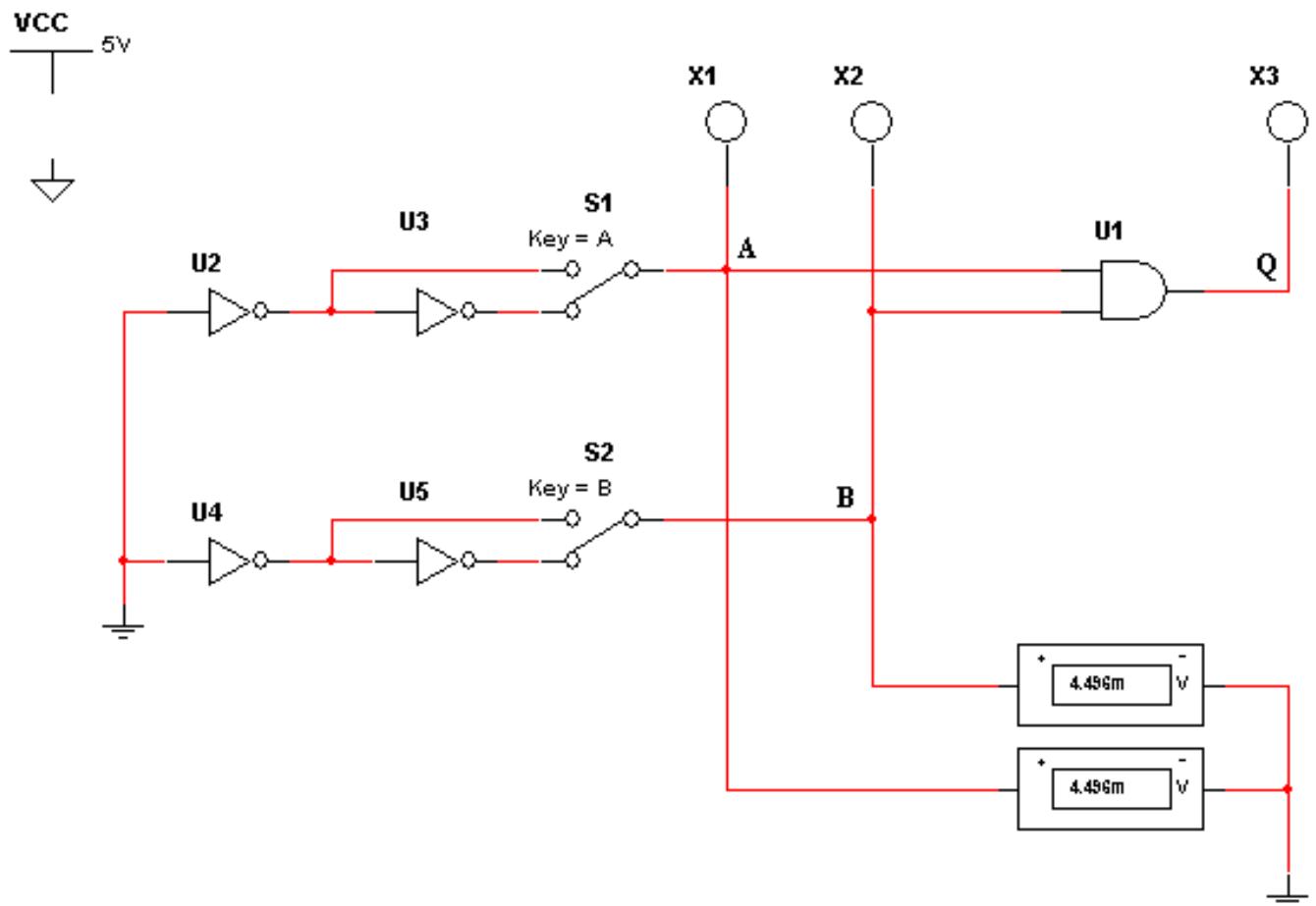
1
1
1
1
1
1

Оценка	Показатели оценки
5	Минимализировано три функции методом карт Карно-Вейча. Исследовано три схемы.
4	Минимализированы две функции методом карт Карно-Вейча. Исследовано две схемы.
3	Минимализирована одна функция методом карт Карно-Вейча. Исследована одна схема.

Задание №2 (15 минут)

Спроектировать схему в Multisim.

Объяснить принцип работы схемы и составить таблицу истинности.



Оценка	Показатели оценки
5	Спроектирована схема. Объяснен принцип работы. Составлена таблица истинности.
4	Спроектирована схема и составлена таблица истинности.
3	Спроектирована схема. Объяснен принцип работы.

Текущий контроль №3 (30 минут)

Форма контроля: Практическая работа (Информационно-аналитический)

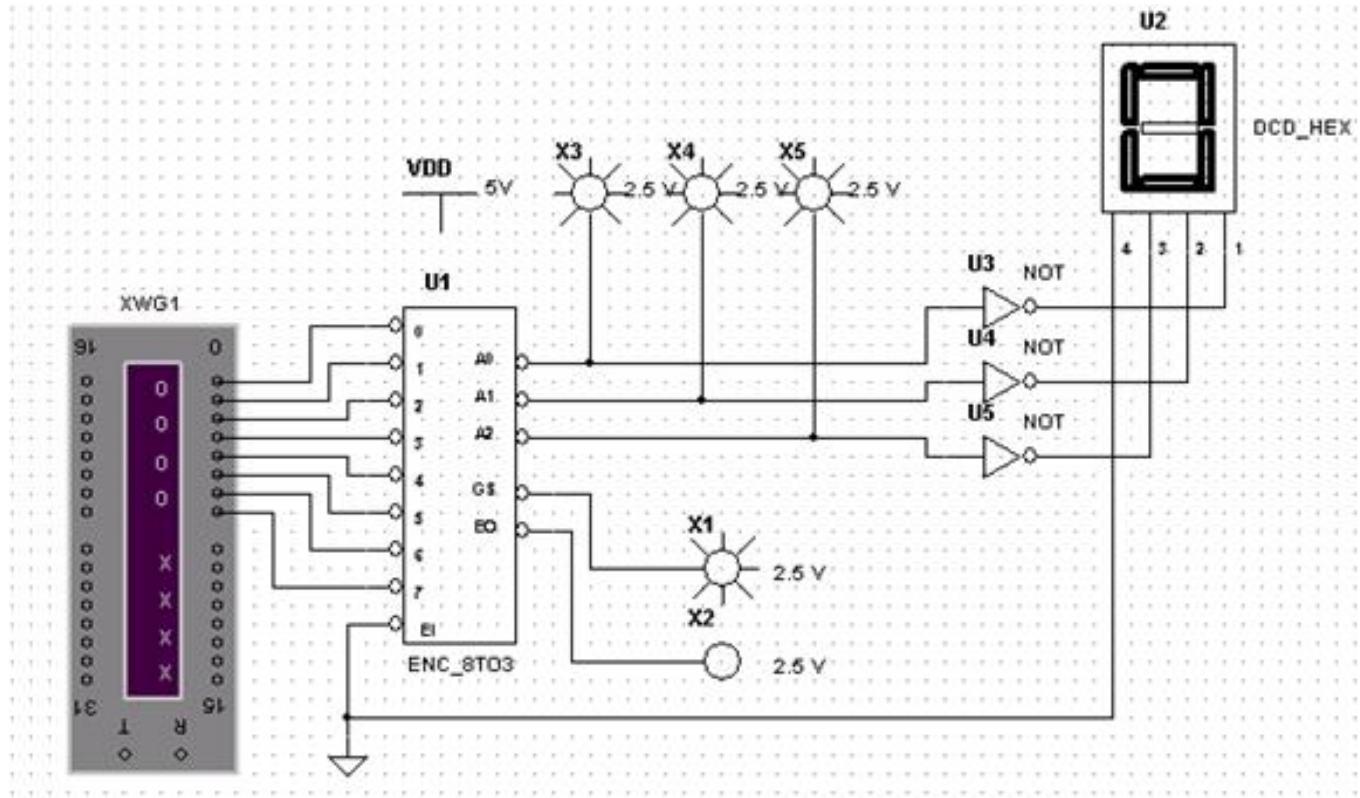
Описательная часть: Практическая работа

Задание №1 (20 минут)

Исследовать работу дешифратора для 7-сегментного индикатора.

Спроектировать схему в Multisim.

Пояснить работу устройства.



Оценка	Показатели оценки
5	<p>Спроектирована схема в Multisim.</p> <p>Проведено исследование ее работы.</p> <p>Составлена таблица истинности.</p> <p>Дано пояснение работы устройства.</p>
4	<p>Спроектирована схема в Multisim.</p> <p>Проведено исследование ее работы</p> <p>Составлена таблица истинности.</p>
3	Спроектирована схема в Multisim.

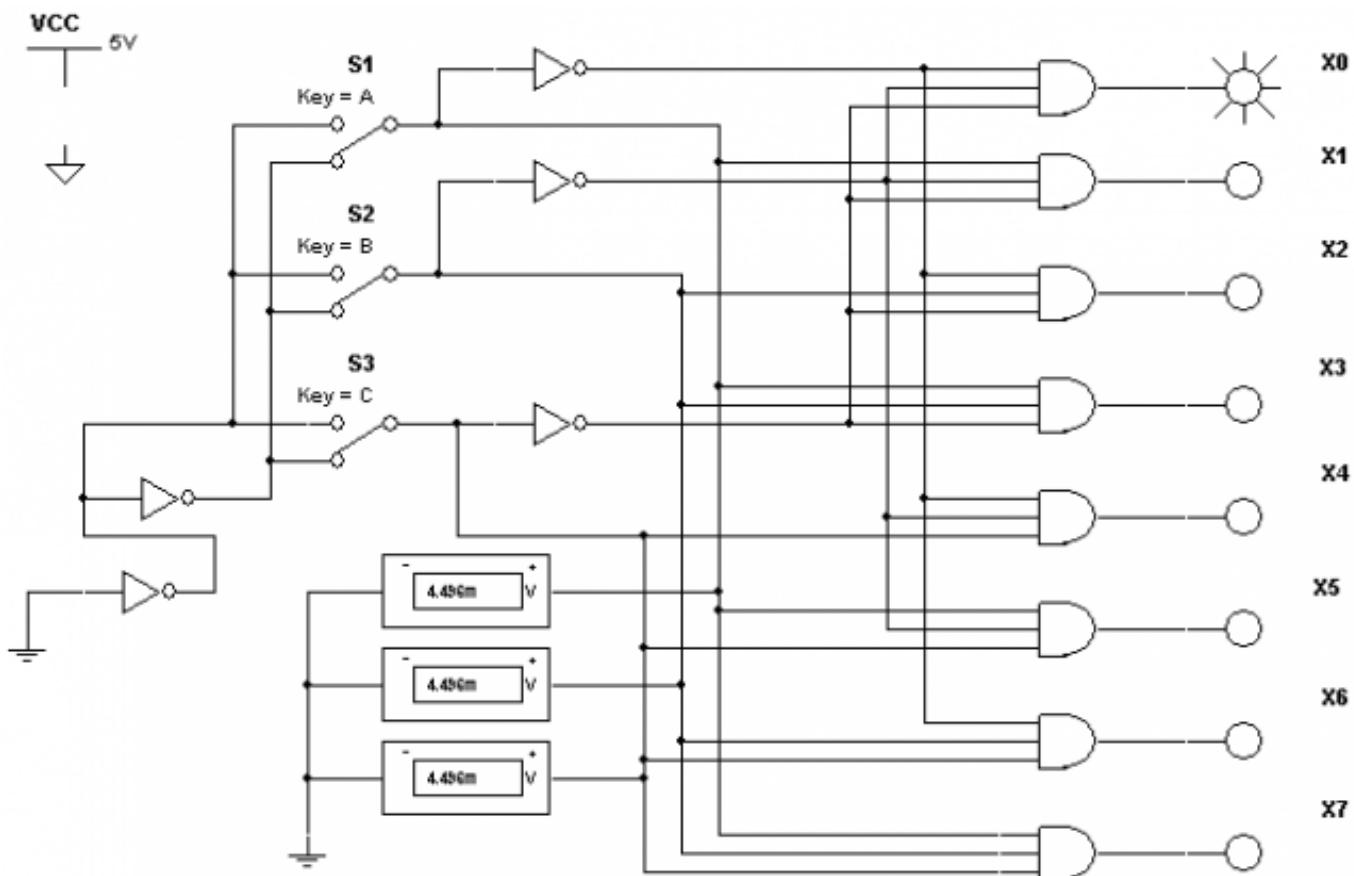
Задание №2 (10 минут)

Спроектировать схему в Multisim.

Определить название схемы.

Определить, какие логические элементы используются.

Составить таблицу истинности.



Оценка	Показатели оценки
5	<p>Спроектирована схема в Multisim.</p> <p>Определена, что это за схема.</p> <p>Определено, какие логические элементы используются.</p> <p>Составлена таблица истинности.</p>
4	<p>Спроектирована схема в Multisim.</p> <p>Определена, что это за схема.</p> <p>Определено, какие логические элементы используются.</p>
3	<p>Спроектирована схема в Multisim.</p> <p>Определена, что это за схема.</p>

Текущий контроль №4 (30 минут)

Форма контроля: Практическая работа (Информационно-аналитический)

Описательная часть: Практическая работа

Задание №1 (15 минут)

Исследовать работы триггеров RS, JK, D, T-типа.

Построить схемы триггеров.

Объяснить принцип работы триггеров.

Составить таблицы истинности.

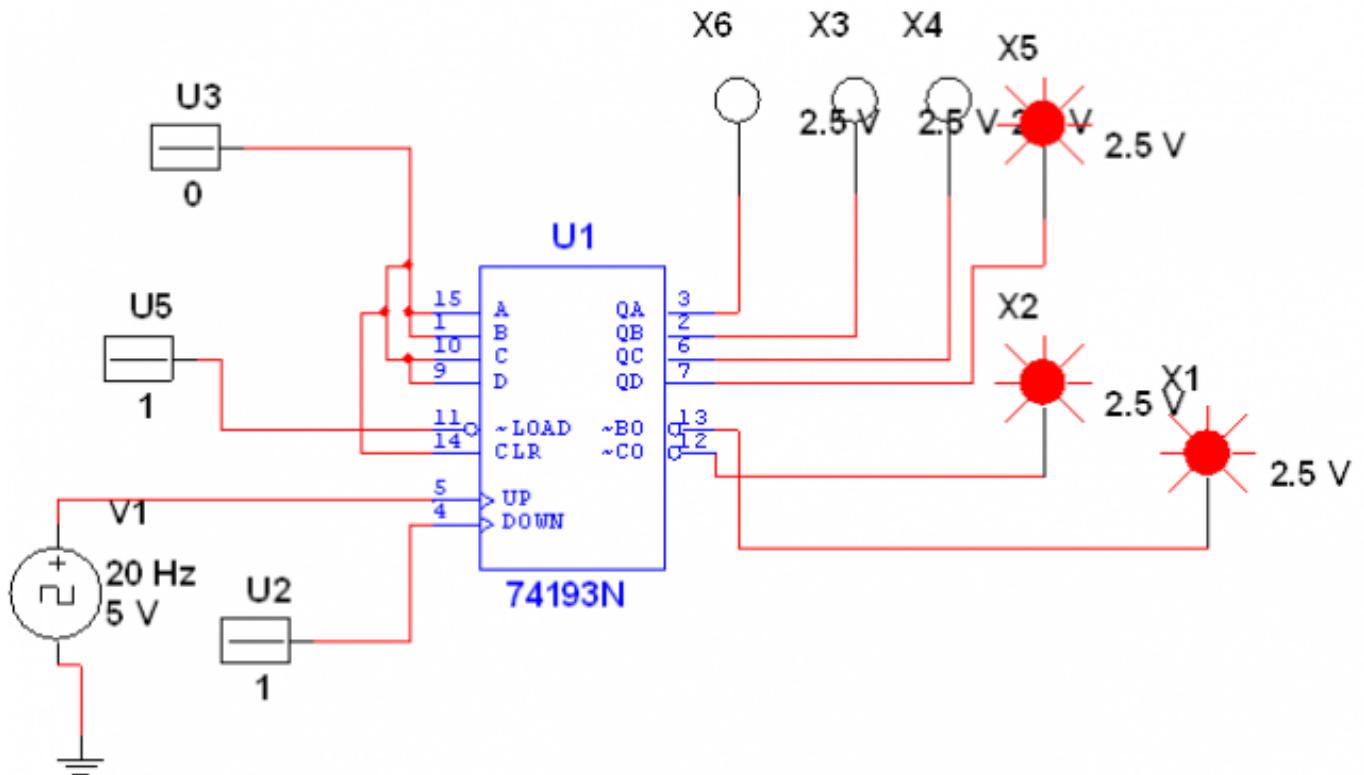
Оценка	Показатели оценки
5	Построена схема RS, JK, D, T-типа триггеров. Составлена таблица истинности. Объяснен принцип работы.
4	Построена схема RS, JK, D, T-типа триггеров. Составлена таблица истинности.
3	Построена схема RS, JK, D, T-типа триггеров. Объяснен принцип работы.

Задание №2 (15 минут)

Исследовать счетчик с заданными периодом счета.

Спроектировать схему в Multisim.

Объяснить принцип работы счетчика.



Оценка	Показатели оценки
5	Спроектирована схема в Multisim. Объяснен принцип работы. Составлена таблица истинности.
4	Спроектирована схема в Multisim. Составлена таблица истинности.
3	Спроектирована схема в Multisim. Объяснен принцип работы.

Текущий контроль №5 (30 минут)

Форма контроля: Письменный опрос (Опрос)

Описательная часть: Письменная работа

Задание №1 (15 минут)

Представить и рассказать условно-графическое обозначение стековой организации памяти на структурных схемах.

Оценка	Показатели оценки

5	Рассказано условно-графическое обозначение стековой организации памяти на структурных схемах, совершив не более 5-ти ошибок.
4	Рассказано условно-графическое обозначение стековой организации памяти на структурных схемах, совершив не более 3-х ошибок.
3	Рассказано условно-графическое обозначение стековой организации памяти на структурных схемах, совершив не более 1-ой ошибки.

Задание №2 (15 минут)

Ответить на вопросы:

1. Написать основные уровни иерархии памяти.
2. Описать 2D структуру памяти.
3. Описать принцип действия ОЗУ. Составить условно-графическое обозначение ОЗУ. Описать функционал входных и выходных портов. Начертить функциональную схему.
4. Описать принцип работы стековой FIFO памяти.

Оценка	Показатели оценки
5	Даны ответы на все вопросы.
4	Даны ответы на три вопроса.
3	Даны ответы на два вопроса.

Текущий контроль №6 (40 минут)

Форма контроля: Письменный опрос (Опрос)

Описательная часть: Письменная работа

Задание №1 (10 минут)

Ответить на вопросы:

1. Описать принцип работы ЦАП.
2. Описать принцип работы АЦП.
3. Написать классификация интегральных микросхем и уровни их проектирования.

Оценка	Показатели оценки
5	Даны ответы на все вопросы.
4	Даны ответы на два вопроса.
3	Дан ответ на один вопрос.

Задание №2 (10 минут)

Ответить на вопросы:

1. Описать виды контроля цифровых устройств и правила расчета по коду Хемминга.
2. Описать принцип действия операционных усилителей для аналого-цифровых преобразователей.
3. Написать значение программируемых логических матриц и их классификацию.

Оценка	Показатели оценки
5	Даны ответы на все вопросы.
4	Даны ответы на два вопроса.
3	Дан ответ на один вопрос.

Задание №3 (20 минут)

Написать технические решения цифро-аналоговых преобразователей используя нормативно-техническую документацию.

Оценка	Показатели оценки
5	Написаны технические решения цифро-аналоговых преобразователей: <ol style="list-style-type: none">1. Последовательные ЦАП, параллельные ЦАП.2. ЦАП с суммированием весовых токов и ЦАП на источниках тока.3. Формирование выходного сигнала в виде напряжения.4. Параллельный ЦАП на переключаемых конденсаторах.5. ЦАП с суммированием напряжений.
4	Написаны технические решения цифро-аналоговых преобразователей: <ol style="list-style-type: none">1. Последовательные ЦАП, параллельные ЦАП.2. ЦАП с суммированием весовых токов и ЦАП на источниках тока.3. Формирование выходного сигнала в виде напряжения.
3	Написаны технические решения цифро-аналоговых преобразователей: <ol style="list-style-type: none">1. Последовательные ЦАП, параллельные ЦАП.2. ЦАП с суммированием весовых токов и ЦАП на источниках тока.